

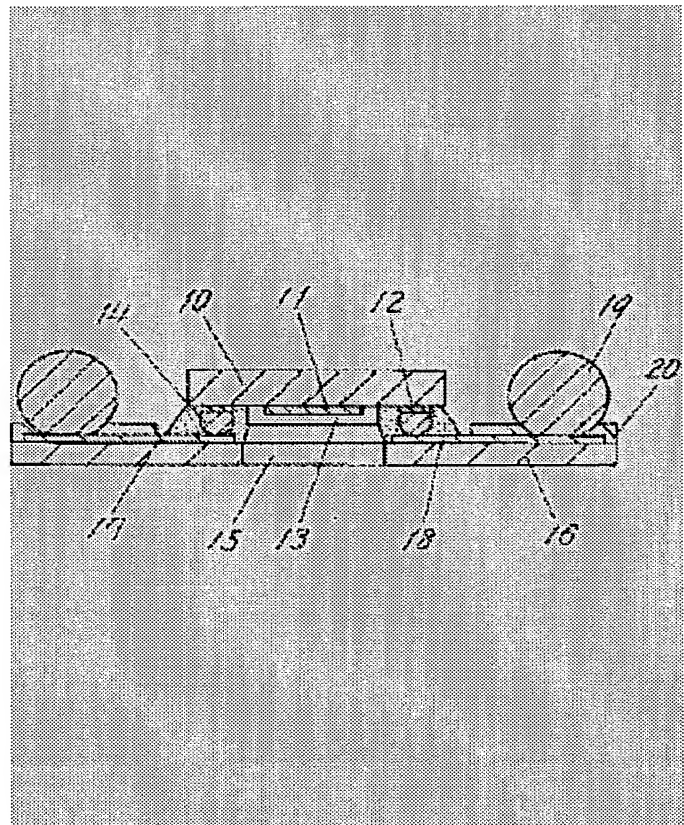
SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

Patent number: JP2001298050
Publication date: 2001-10-26
Inventor: SAWARA RYUICHI; WATASE KAZUMI; KAINO NORIYUKI; UEDA KENJI; TAKEMURA YASUSHI; MARUO TETSUMASA; MATSUMURA SHINYA
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- international: H01L21/60; H01L27/146; H01L27/14
- european:
Application number: JP20000113772 20000414
Priority number(s): JP20000113772 20000414

Report a data error here

Abstract of JP2001298050

PROBLEM TO BE SOLVED: To solve the problem of a semiconductor device having an image element that dust may adhere to a pixel during assembling process or moisture may be absorbed after the semiconductor device is assembled to form dews on the semiconductor element side of a glass plate because the space between the semiconductor element and the glass plate is hollow. **SOLUTION:** A semiconductor substrate 10 where a semiconductor element including an image element 11 is arranged on a resin substrate 16 having an opening 15 is bonded to a wiring metal 17 on the resin substrate through bumps 14. The region of the resin substrate 16 and the bumps 14 is sealed with a sealing resin 18, and the image element 11 of the semiconductor substrate 10 is partially covered with an insulating resin 13. The image element 11 is located at the opening 15 of the resin substrate 16, and solder balls 19 are provided as external terminals on the resin substrate 16. According to the structure, the image element can be protected and since such members as glass plate, and the like, are not required, a small semiconductor device can be realized at a lower cost.



Data supplied from the **esp@cenet** database - Worldwide

Best Available Copy

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-298050
(P2001-298050A)

(43) 公開日 平成13年10月26日 (2001.10.26)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S 4 M 1 1 8
27/146		27/14	A 5 F 0 4 4
27/14			D

審査請求 未請求 請求項の数 6 O L (全 6 頁)

(21) 出願番号 特願2000-113772(P2000-113772)

(22) 出願日 平成12年4月14日 (2000.4.14)

(71) 出願人 000005821

松下電器産業株式会社
大阪府門真市大字門真1006番地

(72) 発明者 佐原 隆一

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72) 発明者 渡瀬 和美

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

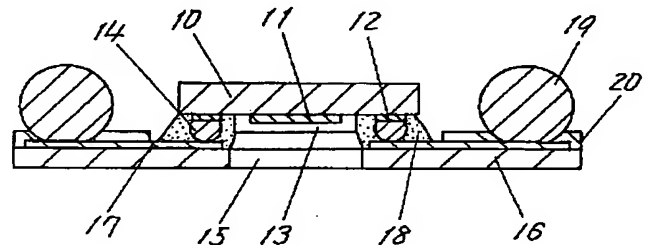
最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 画像素子部を有した半導体装置では、半導体素子とガラスプレートの間は中空であるため、組立工程中にダストが画素部に付着したり、組立後、吸湿することにより、ガラスプレートの半導体素子側に結露を生じ、信頼性に乏しいという問題があった。

【解決手段】 開口部15を有した樹脂基板16上に画像素子部11を含む半導体素子が配置されている半導体基板10が、バンプ14を介して樹脂基板上の配線金属17と接合され、樹脂基板16とバンプ14との領域が封止樹脂18で封止され、半導体基板10の画像素子部11が絶縁樹脂13で部分的に被覆されて、その画像素子部11が樹脂基板16の開口部15に位置し、樹脂基板16上にはんだボール19が外部端子として設けられている。この構成により、画像素子部を保護することができ、ガラスプレート等の部材が不要になるためより低コストな小型の半導体装置を実現することができる。



【特許請求の範囲】

【請求項 1】 開口部を有した樹脂基板上に画像素子部を含む半導体素子が配置されている半導体基板がバンプを介して前記樹脂基板上の配線金属と接合され、前記樹脂基板とバンプとの領域が封止樹脂で封止され、前記半導体基板の画像素子部が絶縁樹脂で部分的に被覆されて、前記画像素子部が前記樹脂基板の開口部に位置し、前記樹脂基板上に外部端子が設けられていることを特徴とする半導体装置。

【請求項 2】 請求項 1 記載の半導体装置において、前記絶縁樹脂は、画像素子部の外周に形成されていることを特徴とする半導体装置。

【請求項 3】 請求項 1 記載の半導体装置において、前記封止樹脂は無色透明であることを特徴とする半導体装置。

【請求項 4】 請求項 1～3 のうちいずれか 1 つに記載の半導体装置において、前記半導体素子の上に前記素子電極の上方を開口して形成され、半導体素子を保護するためのパッシベーション膜をさらに備え、前記絶縁層は、前記パッシベーション膜の上に形成されていることを特徴とする半導体装置。

【請求項 5】 半導体基板上の主面上に透明な絶縁樹脂層を形成する第 1 の工程と、前記絶縁樹脂層のうち前記素子電極の上方に位置する領域を選択的に除去して、前記素子電極を露出させる開口部を形成する第 2 の工程と、前記素子電極にバンプ形成せ第 3 の工程と、前記半導体基板を分割する第 4 の工程と、分割された前記半導体基板を樹脂基板に搭載する第 5 の工程と、前記バンプと半導体基板の接合部を封止樹脂により封止する第 6 の工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項 6】 請求項 5 記載の半導体装置の製造方法において、前記第 1 の工程の前に、ウエハを半導体チップ毎に切り離す工程をさらに備え、前記第 1～3 の工程は、チップ状態の半導体基板を用いて行われることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、情報通信機器、事務用電子機器等に利用される半導体画像センサーを内蔵し、さらに外部端子との接続配線などを有し、高密度実装が可能な実装を可能とした半導体装置に関するものである。本発明の半導体装置により、情報通信機器、事務用電子機器等の小型化を容易にするものである。

【0002】

【従来の技術】 近年、半導体装置およびその製造方法は電子機器の小型化、高機能化に伴い、小型化、高密度化を要求されるようになり、たとえば CCD や CMOS センサーといった画像センサーが開発されている。

【0003】 以下、従来の画像センサーと呼ばれる半導

体装置およびその製造方法について断面図を参照にしながら説明する。

【0004】 図 6 は、従来の画像センサーと呼ばれる半導体装置を示す断面図である。図 6 において 101 は半導体チップまたは半導体ウエハー、102 は半導体ウエハー 101 上に形成された画素部、103 は電極パッド、104 は封止樹脂、105 はリードフレーム、106 はダイスボンダ材、107 は Au 線、108 は封止用のガラスプレートである。

【0005】 同図に示すように、従来の画像センサーと呼ばれる半導体装置は、半導体ウエハー 101 上の電極パッド 103 が Au 線 107 を介してリードフレーム 105 に接続されており、また半導体ウエハー 101 の主面側がガラスプレート 108 により覆われた構造を有している。

【0006】 次に、従来の半導体装置の製造方法について、同図を参照にしながら説明する。

【0007】 まず、半導体ウエハー 101 をあらかじめ封止樹脂 104 を形成したリードフレーム 105 上にダイスボンダ材 106 により接合する。

【0008】 次に、Au 線 107 を用いて周知のワイヤーボンダ法により、前記半導体ウエハー 101 上の電極パッド 103 とリードフレーム 105 とを電氣的に接続する。

【0009】 次に、ガラスプレート 108 を接着剤（図示せず）を用いて封止樹脂に接着する。以上により、半導体装置を製造していた。

【0010】 すなわち、このような半導体装置の構造を採用することにより、半導体ウエハー 101 上の画素部 102 が封止樹脂で覆われることなく、なおかつ Au 線を保護することが可能になるので、情報通信機器、事務用電子機器等の小型化を図れるものである。

【0011】

【発明が解決しようとする課題】 しかしながら、前記従来の半導体装置においては、以下のような諸問題があった。

【0012】 前記従来の半導体装置では、半導体ウエハーとガラスプレートの間は中空であるため組立工程中にダストが半導体ウエハーの画素部に付着したり、組立後、吸湿することにより、ガラスプレートの半導体ウエハー側に結露を生じ、信頼性に乏しいという問題があった。

【0013】 本発明は前記従来の諸問題を解決するものであり、その目的は、信頼性や実装密度の高い低コストの半導体装置およびその製造方法を提供することにある。

【0014】

【課題を解決するための手段】 前記目的を達成するために本発明では、請求項 1～4 に記載されている半導体装置に関する手段と、請求項 5～6 に記載されている半導

体装置の製造方法に関する手段とを講じている。

【0015】本発明の基本的な半導体装置は、請求項 1 に記載されているように、画像素子を含む半導体素子が配設されている半導体基板と、前記半導体基板の主面上に配列され、前記半導体素子に電氣的に接続される素子電極と、前記半導体基板の主面上の一部であり、少なくとも画像素子部に形成された透明な絶縁樹脂層と、少なくとも前記半導体基板上の前記素子電極を露出させるように前記絶縁樹脂層を部分的に除去して形成された開口部と、前記素子電極上に形成されたバンプと、前記画像素子部に相対する位置が貫通した樹脂基板と、前記樹脂基板と前記バンプの接合部を保護する封止樹脂と、前記樹脂基板に電氣的に接続された外部電極を備えている。

【0016】これにより、透明な絶縁樹脂層が半導体基板の主面を保護するので、画像素子部へのダスト付着がなくなる。すなわち、信頼性の高い半導体装置を実現することができる。

【0017】そして、従来のように、ガラスプレートと封止樹脂からなる中空構造をしていないため、ガラスプレートの画像素子部側に結露が生じることがなくなる。

【0018】また封止樹脂を注入する際、絶縁樹脂がダムとなり、画像素子部への封止樹脂の流出を防ぐことができる。

【0019】前記半導体装置における前記半導体基板は、請求項 2 に記載されているように前記絶縁樹脂は、画像素子部の外周に形成されていてもよいし、請求項 3 に記載されているように前記封止樹脂は、透明であってもよい。

【0020】請求項 4 に記載されているように、前記半導体装置において、前記半導体基板上の前記素子電極の上方を開口して形成され、半導体素子を保護するためのパッシベーション膜をさらに設けて、前記弾性体層を前記パッシベーション膜の上に形成しておくことができる。

【0021】これにより、より信頼性の高い半導体装置を得ることができる。

【0022】本発明の半導体装置の製造方法は、請求項 5 に記載されているように、半導体基板上の主面上に透明な絶縁樹脂層を形成する第 1 の工程と、前記絶縁樹脂層のうち前記素子電極の上方に位置する領域を選択的に除去して、前記素子電極を露出させる開口部を形成する第 2 の工程と、前記素子電極にバンプ形成せ第 3 の工程と、前記半導体基板を分割する第 4 の工程と、分割された前記半導体基板を樹脂基板に搭載する第 5 の工程と、前記バンプと半導体基板の接合部を封止樹脂により封止する第 6 の工程とを備えている。

【0023】この方法により、チップに分離される前のウエハのままで、多数のチップ領域における画像素子上に塗布した透明な絶縁樹脂層をパターンニングすることにより形成することができるので、製造コストを大幅に低

減することができる。よって、請求項 1 の半導体を容易に実現することができる。

【0024】請求項 6 に記載されているように、前記半導体装置の製造方法において、前記第 1 の工程の前にウエハを半導体チップ毎に切り離す工程をさらに備え、前記第 1 ～第 3 の工程をチップ状態の半導体基板を用いて行なってもよい。

【0025】

【発明の実施の形態】以下、本発明の一実施形態について、図面を参照しながら説明する。

【0026】まず、本発明の第 1 の実施形態について、図 1 ～図 4 を参照しながら説明する。

【0027】図 1 は、本実施形態における半導体装置の平面図であり、図 2 は本実施形態に係る半導体装置の断面図、図 3 (a) ～ (f)、図 4 (a) ～ (c) は本実施形態における半導体装置の製造工程を示す断面図である。

【0028】図 1 および図 2 において、10 はトランジスタ等の半導体素子および画像素子部 11 によって構成される半導体集積回路を内部に有する半導体基板である。この半導体基板 10 は、ウエハ状態であってもよいし、ウエハから切り出されたチップ状態であってもよい。この半導体基板 10 の主面の一部（電極配置領域）には、半導体基板 10 の素子電極 12 が配置されている。

【0029】ただし、本実施形態では、電極配置領域は、半導体基板がチップに分割されている場合には、その周辺部である。また、半導体基板 10 の主面上において、素子電極 12 を除く領域に絶縁樹脂層 13 が設けられている。

【0030】なお、半導体基板 10 の主面のうち素子電極 12 以外の領域は、パッシベーション膜（図示せず）によって覆われている。素子電極 12 の上にはバンプ 14 が形成されており、貫通穴 15 が設けられた樹脂基板 16 の配線金属 17 と電氣的に接続されている。

【0031】また、バンプ 14 と配線金属 17 の接続部は、封止樹脂 18 により保護されている。また、配線金属の一部には外部電極としてはんだボール 19 が搭載されている。なお、樹脂基板 16 は、配線金属 17 のバンプ 14 との接続部およびはんだボール搭載部以外の領域はソルダーレジスト 20 で覆われている。

【0032】本実施形態の半導体装置によると、半導体基板 10 の画像素子部 11 が絶縁樹脂層 13 により保護されているので、外部からの機械的ダメージに強い構造となっている。

【0033】また、信頼性の観点から半導体基板の素子電極と樹脂基板の配線金属との接合部を封止する必要があるがその際、絶縁樹脂は、封止樹脂の画素部への進入を防止するダムの役割を果たすため、信頼性の高い実装構造を実現することができる。

【0034】以上、本実施形態の半導体装置は、開口部 15 を有した樹脂基板 16 上に画像素子部 11 を含む半導体素子が配置されている半導体基板 10 がパンプ 14 を介して前記樹脂基板上の配線金属 17 と接合され、前記樹脂基板 16 とパンプ 14 との領域が封止樹脂 18 で封止され、前記半導体基板 10 の画像素子部 11 が絶縁樹脂 13 で部分的に被覆されて、その画像素子部 11 が前記樹脂基板 16 の開口部 15 に位置し、前記樹脂基板 16 上にはんだボール 19 が外部端子として設けられている半導体装置である。

【0035】次に、本実施形態の半導体装置の製造方法について、図 3 (a) ~ (f) および図 4 (a) ~

(c) を参照しながら説明する。図 3 (a) ~ (f) および図 4 (a) ~ (c) は、図 1 および図 2 に示す半導体装置の構造を実現するための製造工程を示す断面図である。

【0036】まず、図 3 (a) に示すように表面に画像素子部 11、素子電極 12 を有した半導体基板 10 を用意し、そして図 3 (b) に示すように、半導体基板 10 の主面にそれぞれ形成された半導体基板 10 の画像素子部 11 と素子電極 12 とパッシベーション膜 (図示せず) との上に、感光性を有する絶縁材料を 30 [μm] 程度の厚みで塗布して乾燥することにより絶縁樹脂層 13 を形成する。

【0037】次に図 3 (c) に示すように、乾燥された絶縁樹脂層 13 に対して露光と現像とを順次行って、半導体基板 10 の素子電極 11 の部分が開口した絶縁樹脂層 13 を形成する。

【0038】なお、感光性を有する絶縁樹脂層 13 の絶縁材料としては、例えばカルド樹脂やアクリレート系エポキシ等のポリマーでよく、絶縁性で透明であればよく、無色透明が望ましい。

【0039】また、感光性を有する絶縁樹脂層 13 は液状材料を乾燥させて形成する必要はなく、フィルム状に予め形成された材料を用いても構わない。その場合には、フィルム状の絶縁樹脂 13 を半導体基板 10 上に貼りあわせ、露光、現像することで絶縁樹脂層 13 に開口部を形成することができ、半導体基板 10 上の素子電極 12 を露出させることができる。

【0040】さらに、絶縁樹脂層 13 を構成する絶縁材料が感光性を有する必要はない。感光性を有しない絶縁材料を用いる場合には、レーザーやプラズマによる機械的な加工もしくはエッチングなどの化学的加工により、半導体基板 10 上の素子電極 12 を露出させることができる。

【0041】次に、図 3 (d) に示すように、半導体基板 10 上の素子電極 12 上にパンプ 14 を電解めっき法あるいは無電解めっき法を用いて形成する。なおパンプとしては、Sn-Pb 共晶はんだでもよく、Sn-Pb 高温はんだ、Ni、Sn、Cu、Ag、Au 等の金属お

よびその合金であってもよい。

【0042】次に、図 3 (e)、図 3 (f) に示すように、ダイシングソーにて、半導体基板 10 をチップ単位に分割する。

【0043】次に、図 4 (a) に示すように、チップ状の半導体構成体 21 を樹脂基板 16 の配線金属 17 上に搭載し、溶融することでパンプ 14 と配線金属 17 を電気的に接続する。またソルダーレジスト 20 で樹脂基板 16 上の配線金属 17 のパンプ 14 との接続部およびはんだボール搭載部以外の領域を被覆する。

【0044】なお、パンプ 14 と配線金属 17 との接続は、導電性ペーストを用いても構わない。

【0045】次に、図 4 (b) に示すように、封止樹脂 18 を用いてパンプ 14 と配線金属 17 の接合部を封止する。

【0046】次に、図 4 (c) に示すように、配線金属 17 の一部に外部電極としてはんだボール 19 を搭載する。

【0047】なお、図 5 の別の半導体装置の形態を示す断面図に示すように、はんだボール 19 を樹脂基板 16 上の半導体構成体 21 (半導体基板) が搭載される反対側に形成してもよい。

【0048】以上の工程によって、本実施形態に係る半導体装置を得ることができる。

【0049】

【発明の効果】本発明の半導体装置は、画像素子部が絶縁樹脂により保護されているので、機械的なダメージに強い半導体装置である。さらにフリップチップ接続されており、ガラスプレート等の部材が必要でないため薄型の半導体装置である。

【0050】またその製造方法においては、封止樹脂の流出を画像素子部に形成した絶縁樹脂により防止できるため、画像素子部を覆うことなく、パンプと樹脂基板の配線金属との接続部を保護することができるので、より低コストで高性能な小型半導体装置を形成することができる。

【図面の簡単な説明】

【図 1】本発明の一実施形態における半導体装置を示す平面図

【図 2】本発明の一実施形態における半導体装置を示す断面図

【図 3】本発明の一実施形態における半導体装置の製造工程を示す断面図

【図 4】本発明の一実施形態における半導体装置の製造工程を示す断面図

【図 5】本発明の一実施形態における半導体装置を示す断面図

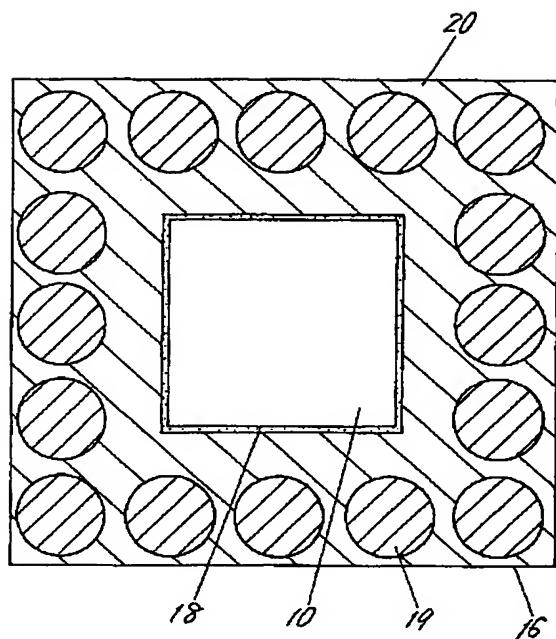
【図 6】従来の半導体装置を示す断面図

【符号の説明】

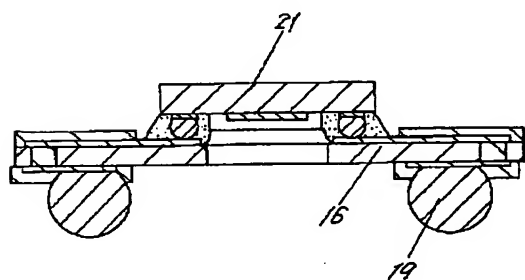
10 半導体基板

- 7
- 11 画像素子部
 - 12 素子電極
 - 13 絶縁樹脂層
 - 14 パンプ
 - 15 貫通穴
 - 16 樹脂基板
 - 17 配線金属
 - 18 封止樹脂
 - 19 はんだボール
 - 20 ソルダーレジスト

【図1】



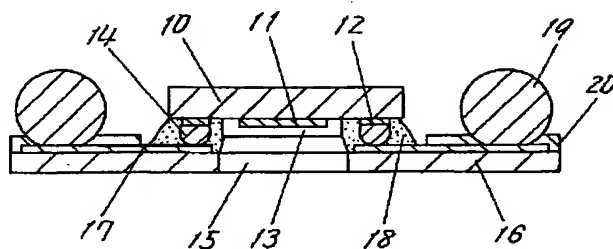
【図5】



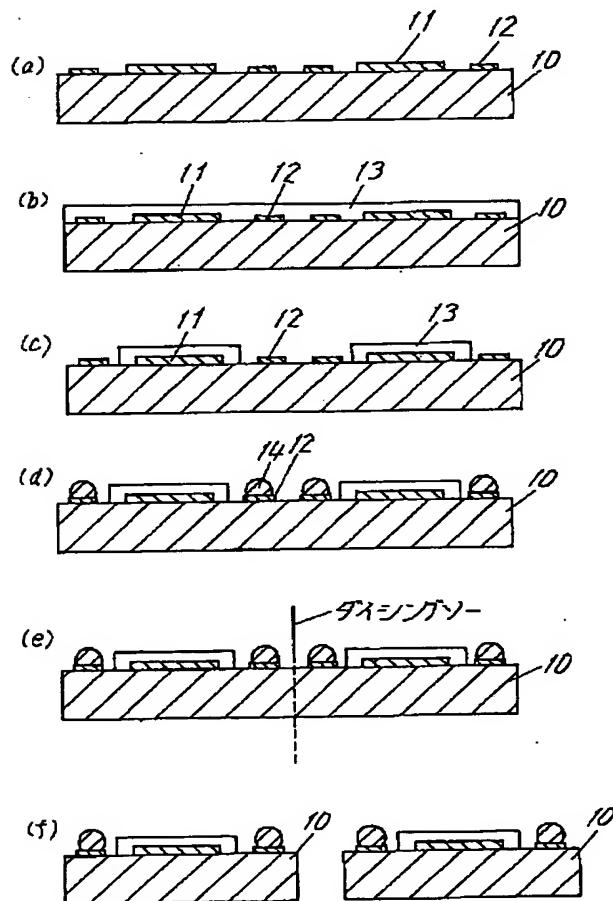
- 21 半導体構成体
- 101 ウエハー
- 102 画像素子部
- 103 電極パッド
- 104 封止樹脂
- 105 リードフレーム
- 106 ダイスポンド材
- 107 Au線
- 108 ガラスプレート

10

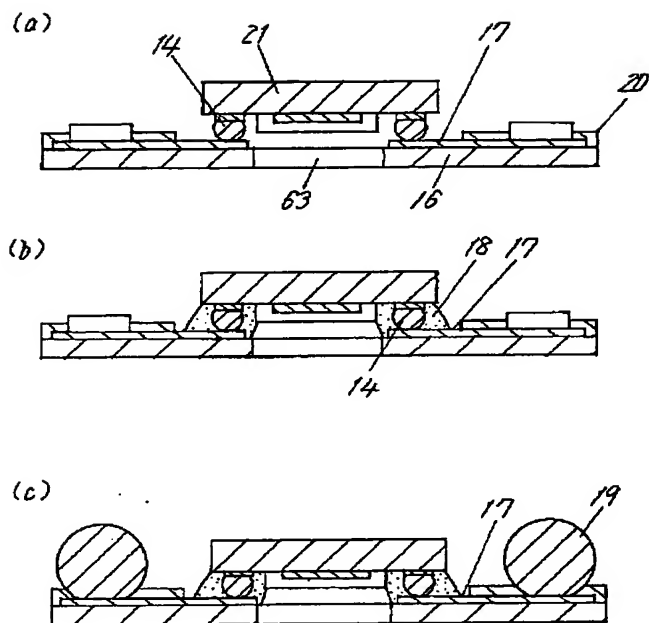
【図2】



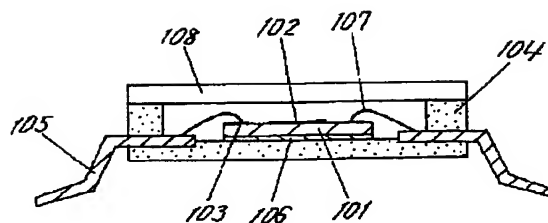
【図3】



【図 4】



【図 6】



Best Available Copy

フロントページの続き

(72) 発明者 戒能 憲幸
大阪府高槻市幸町 1 番 1 号 松下電子工業
株式会社内

(72) 発明者 植田 賢治
大阪府高槻市幸町 1 番 1 号 松下電子工業
株式会社内

(72) 発明者 竹村 康司
大阪府高槻市幸町 1 番 1 号 松下電子工業
株式会社内

(72) 発明者 丸尾 哲正
大阪府高槻市幸町 1 番 1 号 松下電子工業
株式会社内

(72) 発明者 松村 信弥
大阪府高槻市幸町 1 番 1 号 松下電子工業
株式会社内

F ターム (参考) 4M118 AA08 AA10 AB01 BA08 BA14
HA25 HA31 HA40
5F044 KK02 LL07 LL11 LL15 QQ00